

# 一种基于动态部分重构的 FPGA 自修复控制器

汪锦辉,章泉源,袁霄亮,任海,闵康磊

(上海航天电子技术研究所,上海 201109)

**摘要:**由于 FPGA 具有灵活性高、开发周期短和性能强等优点,被广泛应用于航空航天自动化电子设备中。以航空航天强辐射环境下 SRAM 型 FPGA 易受到单粒子效应的影响、会导致电子设备发生故障为研究背景,以提高 SRAM 型 FPGA 的可靠性、硬件资源利用率和减少故障修复时间为目标展开研究。基于 FPGA 动态部分重构技术设计了一种自修复控制器,能够根据系统的故障自检信号,自主完成 FPGA 故障区域中部分位流的调度和配置刷新,有效缓解了单粒子应对 FPGA 器件造成的影响。实验证明:该自修复控制器的可行性和高效性可提高航空航天自动化电子设备的安全性和可靠性。

**关键词:** FPGA; 动态部分重构; 单粒子效应; 可靠性

**中图分类号:** TP332.1 **文献标志码:** B **文章编号:** 1671-5276(2023)01-0234-05

## A FPGA Self-repairing Controller Based on Dynamic Partial Reconfiguration

WANG Jinhui, ZHANG Quanyuan, YUAN Xiaoliang, REN Hai, MIN Kanglei

(Shanghai Aerospace Electronic Technology Institute, Shanghai 201109, China)

**Abstract:** FPGA is widely used in aerospace automatic electronic equipment owing to its high flexibility, short development cycle and strong performance. SRAM-based FPGAs, however, are susceptible to single event effect in aerospace strong radiation environment causing possible electronic equipment failures, with which as the research background, the research aimed at improving the reliability, hardware resource utilization and reducing the fault repair time of SRAM-based FPGA is conducted. Based on FPGA dynamic partial reconstruction technology, a self-healing controller is designed, which can independently complete the scheduling and configuration refresh of some bit streams in FPGA fault area according to the fault self detection signal of the system, and effectively alleviate the impact of single event effect on FPGA devices. Experiments verify the feasibility and efficiency of the self-healing controller with the capability of improving the safety and reliability of aerospace automation electronic equipment.

**Keywords:** FPGA; dynamic partial reconfiguration; single event effect; reliability

## 0 引言

随着微电子技术的发展,以现场可编程门阵列(field programmable gate array, FPGA)为代表的半定制芯片因逻辑资源丰富、开发成本低、开发周期短等特点,被广泛应用于航空航天领域。近几年,静态随机存储器(static random-access memory, SRAM)型 FPGA 由于性能高、灵活性高、成本低且不受国外进口限制被越来越多地应用于航天电子设备中<sup>[1]</sup>,大力推动了航天技术的快速发展。与反熔丝型的 FPGA 相比,SRAM 型 FPGA 的抗辐射能力较低,在空间辐射环境中更容易受到高能粒子和射线的影响<sup>[2]</sup>。因此,如何提高 SRAM 型 FPGA 在空间环境中的可靠性已经成为学术界和工业界的研究热点。本文针对 SRAM 型 FPGA 的抗单粒子容错设计方法进行研究和分析,基于动态部分重构技术设计了一种自修复控制器,能够根据系统的故障自检信号,自主完成 FPGA 故障区域中部分位流的调度和配置刷新,并通过理论分析和物理实验证明了该

自修复控制器的可行性和有效性。

## 1 FPGA 抗单粒子容错设计方法

目前,主流的 FPGA 抗单粒子容错设计方法主要包括冗余法<sup>[3]</sup>和配置刷新法<sup>[4]</sup>两类,其中冗余法又分为硬件冗余法、时间冗余法和信息冗余法 3 种;配置刷新法又包括外部刷新和内部刷新两种。以下分别对冗余法和配置刷新法展开研究和探讨。

### 1.1 冗余法

硬件冗余法是最常用的冗余容错方法,通过对硬件设计进行多次备份的方式实现。根据容错系统的工作方式,硬件冗余可分为热备份和冷备份硬件冗余。热备份硬件冗余主、备模块同时运行,主要通过表决器掩蔽故障的方法实现容错,故障中断时间短,但硬件消耗和系统功耗大;冷备份硬件冗余只有主模块运行,备份模块在主故障后才会启用,系统功耗较小但故障中断时间长。两种都是根据

多个相同模块同时出现故障概率较低的原理保证电路安全可靠运行。常用的硬件冗余有双备份比较和三模冗余。时间冗余法是通过将系统功能进行重复计算的方式实现<sup>[5]</sup>,通过比较多次重复计算的结果是否一致判断系统是否故障,多用于系统故障的检测。信息冗余法常用于存储模块和数据传输模块的冗余容错方法,通过对数据编解码的方式实现错误数据位的检测和纠正,以检错纠错码技术应用最为广泛<sup>[6]</sup>。

## 1.2 配置刷新法

配置刷新法是指系统配置完成后,根据预定的时间设置或故障检测信号,对 FPGA 配置控制存储器中的配置数据进行重写,从而消除单粒子翻转导致的错误积累。外部刷新主要有全局复位刷新、周期刷新和外部回读刷新 3 种实现方法。内部刷新主要包括内部回读刷新和动态部分重构刷新两种实现方法。各种配置刷新方法的过程和优缺点如表 1<sup>[7]</sup>所示。

表 1 配置刷新方法过程及优缺点

刷新方式	过程	优点	缺点
全局复位刷新	定时拉低 FPGA 复位管脚实现全局复位	操作简单	功能中断时间长
外部刷新	周期刷新	定时从外部非易失性存储器中加载全局位流到 FPGA 的外部配置接口	故障中断短、资源消耗低
	外部回读刷新	定时从 FPGA 外部配置接口读取全局位流到外部存储器中并与原配置位流进行比对,不一致则使用原配置位流进行回写	故障中断短、功耗较低
内部刷新	内部回读刷新	定时从 FPGA 内部配置接口读取全局位流到外部存储器中并与原配置位流进行比对,不一致则使用原配置位流进行回写	故障中断短、功耗较低
	动态部分重构刷新	根据故障信号从外部非易失性存储器中加载部分位流到 FPGA 的外部配置接口	故障中断短、功耗低、修复速度快
			内部的刷新配置电路需要消耗一定逻辑资源

## 2 FPGA 动态部分重构技术

动态部分重构技术指 FPGA 在运行时,设计者可以通过加载部分位流文件来修改 FPGA 可重构区域中的逻辑设计,修改过程中其余逻辑功能不受影响,整个系统也能够持续运行。图 1 为 FPGA 动态部分重构的基本原理图。通过下载 A1. bit、A2. bit、A3. bit 或 A4. bit 中任一位流文件,可以修改可重构区域 A 中的逻辑功能。FPGA 设计中的逻辑可分为静态逻辑和可重构逻辑,图 1 中密集方格区域中的逻辑为静态逻辑,区域 A 中的逻辑为可重构逻辑。当系统加载部分位流文件时,静态逻辑保持运行状态,而可重构逻辑由部分位流文件的配置信息代替。

FPGA 动态部分重构技术通过有限的硬件资源实现了 FPGA 内部逻辑的动态实时多路复用,对提高系统的集成度、灵活性和可靠性,降低系统的硬件成本和功耗有着重要意义。

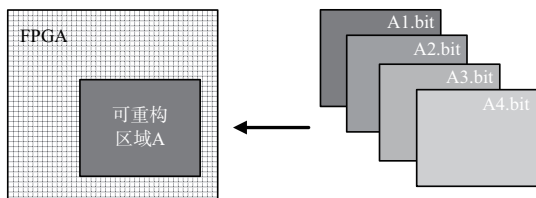


图 1 动态部分重构基本原理图

## 3 基于动态部分重构的 FPGA 自修复控制器设计

目前主流 FPGA 中的总线交互协议采用的都是 AXI 总线协议,AXI 作为一种高级扩展接口,能够支持高性能和高频率的系统设计,具有灵活性与低延时的优点。因此本文基于 AXI 总线协议设计了 FPGA 自修复控制器。如图 2 所示,自修复控制器主要由 DMA 控制器、配置接口控制器、异步 FIFO 和内部寄存器构成。当在接收到功能模块发出的故障自检测信号后,根据所需配置位流的大小和地址信息,通过 DMA 控制器生成对应的总线读控制信号送入处理器系统。经过处理器系统的接口协议转换后,DMA 控制器读取外部配置存储器中指定地址和长度的配置位流并传输到内部的异步 FIFO 中,再经过配置接口控制器将配置信息传输到内部配置接口,完成对 FPGA 动态部分重构。

基于 AXI 总线协议设计的自修复控制器的顶层电路如图 3 所示,其中主要包括与 ICAP 接口的通信信号、与外部存储器通信的 AXI 总线读控制信号和来自 FPGA 逻辑电路的故障自检测信号,其中 FCi\_Repair 表示系统中功能模块 FCi 的故障自检测信号。表 2 为自修复控制器与 ICAP 接口之间的通信信号,主要用于自修复控制器对 ICAP 接口的配置控制,将配置信息写入 ICAP 接口并返回重构过程信号。表 3 为自修复控制器与外部存储器通信

的 AXI 总线读控制信号。

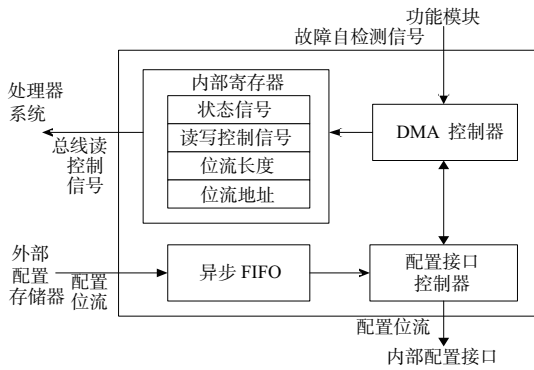


图2 自修复控制器电路结构图

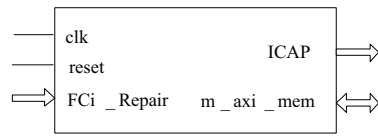


图3 自修复控制器的顶层电路图

表2 自修复控制器与 ICAP 接口之间的通信信号

ICAP	传输方向	位宽	信号含义
icap_clk	I	1	ICAP 接口时钟信号
icap_reset	I	1	ICAP 接口复位信号
icap_csib	O	1	ICAP 接口读写使能信号
icap_rdwrb	O	1	ICAP 接口读写控制信号
icap_o	O	32	向 ICAP 接口写入配置信息
cap_req	O	1	ICAP 接口配置过程信号

表3 自修复控制器与外部存储器通信的 AXI 总线读控制信号

m_axi_mem	传输方向	位宽	信号含义
arlen	O	8	每次读数据传输的次数
arsize	O	3	每次读数据传输的字节数
arvalid	O	1	主设备的地址控制有效信号
arready	I	1	从设备允许接收地址控制信号
araddr	O	32	主设备中的地址信号
rlast	I	1	标记读信号的最后一次传输
rvalid	I	1	从设备读通道的有效信号
ready	O	1	主设备允许接收数据信号
rdata	I	32	从设备中的数据信号

## 4 自修复控制电路验证及分析

### 4.1 电路验证方案设计

图4所示为自修复控制器的电路验证实验方案图,将自修复控制器与 ICAP 接口、接口转换模块和外部配置存

储器相连接,手动触发系统功能模块 FC3 的故障自检检测控制信号,通过用 FPGA 的内嵌逻辑分析仪 ILA 观察自修复控制器的位流配置过程。其中,自修复控制器工作时钟频率和 ICAP 接口时钟频率为 100 MHz,采用 DDR3 芯片作为外部配置存储器进行实验。

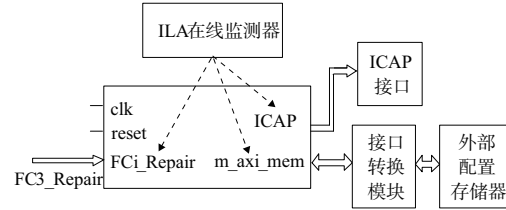


图4 自修复控制器的电路验证实验方案图

### 4.2 电路结果验证

如图5所示,在 ILA 监测窗口的第 500 个监测点处捕获到功能模块 FC3 的故障自检检测信号,290 ns 后,自修复控制器开始工作,地址控制有效信号 arvalid 被拉高有效,同时读控制信号 arlen、arsize 和地址信号 araddr 准备传输。10 ns 后,arvalid 和 arready(低有效)同时被拉低,存储器等待接收地址/控制信号,ready 拉高有效自修复控制器允许接收存储器配置数据。40 ns 后,自修复控制器拉高地址控制有效信号 arvalid,开始向存储器发送配置位流的地址信号。在第 550 个监测点时,存储器向自修复控制器发送读通道的有效信号 rvalid,配置位流开始读入,经过自修复控制器内部 32 位的异步 FIFO,向 ICAP 接口传输。当 cap\_req 信号拉高后,配置信息开始从异步 FIFO 传输到 ICAP 接口,功能模块开始重构。图中可以看出从自修复信号触发到数据配置到 ICAP 接口,一共经历了 59 个时钟周期。



图5 自修复控制器开始传输配置位流实现图

如图6所示,在第 717 个监测点时,自修复控制器和存储器完成一次握手,开始向存储器传输地址信号,持续 900 ns 后,读信号的最后一次传输标记 rlast 被拉高,存储器向自修复控制器输送地址段对应的数据流,直到第 973 个监测点时,一个地址段的数据传输完成,开始传输下一地址段数据。由 arlen 和 arsize 可以看出每个地址段传输一共读了两次数据,每次读了 255 个字节的数据,历时 256 个时钟周期共 2 560 ns,可以计算出 100 M 工作频率下,重构速度约为 200 bit/ms。

如图7所示,在第 492 个监测点时,rready 和 rvalid 信号同时拉低,自修复控制器不再发送地址和读控制信号,也不再向 ICAP 接口传输配置信息。80 ns 后,自修复控制器拉低 cap\_req 信号,重构自修复完成。

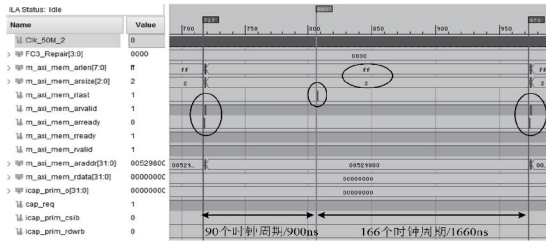


图6 自修复控制器配置传输过程实现图

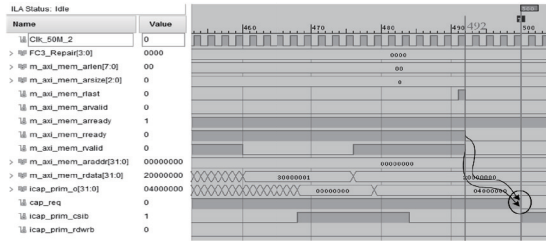


图7 自修复控制器配置传输完成实现图

### 4.3 性能分析

以下分别从系统可靠性、硬件资源消耗和修复时间3个方面对使用本文自修复控制器的FPGA应用系统进行性能分析,并与现有的三模冗余法、回读刷新法和定时刷新法进行性能对比分析,以验证本文自修复控制器的有效性。

#### 1) 可靠性分析

评价系统可靠性的定量测度称为可靠度,可靠度指系统在 $t_0$ 时刻正常工作的条件下,在时间区间 $[t_0, t]$ 内能正常工作的概率,常用 $R(t)$ 表示<sup>[8]</sup>。若一个模块的失效率为常数 $\lambda$ ,则它的可靠度为

$$R(t) = e^{-\lambda t} \quad (1)$$

对于一个可维修的系统,它的平均寿命可以用系统的平均无故障间隔时间 $T_{MTBF}$ (mean time between failures, MTBF)来表示<sup>[9]</sup>,即可靠度 $R(t)$ 的均值,表达式如下:

$$T_{MTBF} = \int_0^{\infty} R(t) dt \quad (2)$$

对于一个不可维修的系统,它的平均寿命可以用系统的平均无故障运行时间MTTF(mean time to failures, MTTF)来表示<sup>[10]</sup>,MTTF和MTBF表达式完全相同,只是针对不同类型系统的可靠性表达方式。

采用本文自修复控制器的系统与故障自检测电路的设计方式相关,当系统采用时间冗余自检测电路时,该自修复控制器可靠性与回读刷新及定时刷新相同,设刷新可修复率为 $\mu$ ,则配置刷新的可靠性可以表示为

$$T_{MTBF} = \int_0^{\infty} e^{-\lambda(1-\mu)t} dt \quad (3)$$

可以计算出三模冗余的可靠性<sup>[11]</sup>为

$$T_{MTBF} = \int_0^{\infty} 3e^{-2\lambda t} - 2e^{-3\lambda t} dt = 0.833 \lambda^{-1} \quad (4)$$

以失效率 $\lambda = 1 \times 10^{-6}/h$ ,刷新可修复率为 $\mu \in [0, 1]$ 为例,绘制如图8所示的可靠性 $M_{TTF}/M_{TBF}$ 对比分析图。由

图可知,配置刷新法的可靠性MTBF都随 $\mu$ 增大而快速提升且始终高于三模冗余。

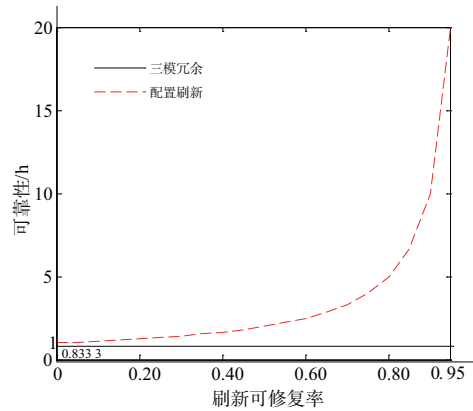


图8 可靠性随刷新修复率变化的对比分析图

#### 2) 硬件资源消耗分析

以32位流水线乘法器功能为例,分别对三模冗余、回读刷新、定时刷新和采用自修复控制器的配置刷新进行硬件资源消耗对比。如表4所示,采用自修复控制器的配置刷新资源消耗是定时刷新法的2.94倍,较三模冗余法减少了12.76%,较回读刷新法减少了34.79%。

表4 硬件资源对比分析表 单位:个数

硬件资源	原功能模块	三模冗余	回读刷新	定时刷新	自修复控制刷新
Slices	82	290	388	86	253

#### 3) 时间消耗分析

设系统的工作时钟周期为 $T_{clk}$ ,重构时钟周期为 $T_{reclk}$ ,部分配置位流的大小为 $N_{bit}$ (字节),则本文应用系统的故障修复时间为 $5T_{clk} + 58T_{reclk} + (N_{bit}/200) \mu s$ ,物理实验中取 $T_{clk} = 50 \text{ MHz}$ , $T_{reclk} = 100 \text{ MHz}$ 。基于zynq7020系SOC芯片,其中最小重构单元即一帧位流的大小为 $N_{bit} = 37381$ 个字节,全局位流大小为151484个字节,可以计算出一次故障修复时间约为 $190.84 \mu s$ 。表5为一次故障的修复时间对比分析表,可见在配置刷新中,基于动态部分重构的配置刷新最快只需要 $191 \mu s$ ,实验中较回读刷新法减少了92.17%,较定时刷新法减少了84.07%。

表5 修复时间对比分析表 单位: $\mu s$

故障修复时间	三模冗余	回读刷新	定时刷新	自修复控制刷新
$T$	0.02	2440	1199	191

## 5 结语

本文着眼于航空航天自动化电子设备的可靠性和安全性应用研究,基于FPGA动态部分重构技术,以增强空间空天强辐射环境下SRAM型FPGA的容错能力为研究目的,针对现有容错方法中修复时间慢、功耗高和硬件消

耗大的问题展开研究。设计了一种自修复控制器,能够根据系统的故障自检信号,自主完成 FPGA 故障区域中部分位流的调度和配置刷新,通过实验验证了该自修复控制器的正确性,并从可靠性、硬件资源消耗和修复时间消耗 3 个方面对使用本文自修复控制器的 FPGA 应用系统进行性能分析,证明了该自修复控制器的可行性和高效性。

#### 参考文献:

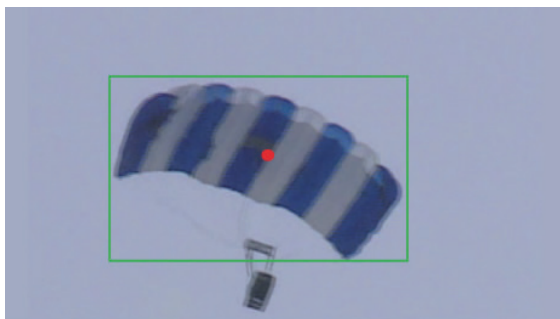
- [1] 钟敏. SRAM 型 FPGA 的 SEU 容错技术研究[D]. 成都:中国科学院大学(中国科学院光电技术研究所),2021.
- [2] 丁义刚. 空间辐射环境单粒子效应研究[J]. 航天器环境工程,2007,24(5):283-290,5.
- [3] VAVOURAS M,BOUGANIS C S. Area-driven partial reconfiguration for SEU mitigation on SRAM-based FPGAs [C]// 2016 International Conference on ReConfigurable Computing and FPGAs (ReConFig). Cancun,Mexico:IEEE,2016:1-6.
- [4] ROHANI A,ZARANDI H R. Mitigating and tolerating SEU effects in switch modules of SRAM-based FPGAs[C]//2009 5th Southern Conference on Programmable Logic (SPL). Sao Carlos, Brazil:IEEE,2009:171-176.
- [5] WANG H B,WANG Y S,WANG W C. Impact of TMR design layouts on single event tolerance in SRAM-based FPGAs [J]. Microelectronics Reliability,2021,120:114113.
- [6] SHAKER M N,HUSSIEN A,ALKADY G I,et al. FPGA-based reliable fault secure design for protection against single and multiple soft errors[J]. Electronics,2020,9(12):2064.
- [7] 张荣生. SRAM 型 FPGA 故障注入及刷新技术研究[D]. 哈尔滨:哈尔滨工业大学,2019.
- [8] 邹逢兴. 计算机应用系统的故障诊断与可靠性技术基础[M]. 北京:中国水利水电出版社,2011.
- [9] 陈鹏. 平均无故障时间(MTBF)的概述与应用[J]. 电子产品可靠性与环境试验,2012,30(增刊1):272-276.
- [10] SUN H R,HAN J J. The failure of MTTF in availability evaluation [C]. //Annual Reliability and Maintainability Symposium.2002 Proceedings (Cat. No.02CH37318). Seattle, WA, USA:IEEE,2002:279-284.
- [11] 韩涛. 基于 SRAM 型 FPGA 的抗辐射加固技术研究[D]. 大连:大连理工大学,2021.

收稿日期:2021-10-19

(上接第 221 页)



(a) 短焦摄像头拍摄画面



(b) 长焦摄像头拍摄画面

图 5 翼伞跟拍画面

## 4 结语

本文设计了一种基于双变焦摄像头的空中目标跟拍

定位系统。该系统利用多个基站从不同角度跟拍空中目标,同时系统可以利用基站间共享的目标信息确定目标的具体空间位置,从而根据目标距离合理调整摄像头的焦距。本方法采用长短焦摄像头相结合的目标跟拍方法,既能保证基站能够拍摄足够大的空间区域而不丢失目标,又能保证基站获得较为清晰的目标图像。实验表明:该系统稳定可靠,可用于空中目标的稳定跟拍。

#### 参考文献:

- [1] 周雄峰. 基于深度学习的多目标车辆轨迹自动采集方法[J]. 交通科技,2021(4):135-140,144.
- [2] 王伟东,罗莹,王坤,等. 基于核相关滤波的改进目标跟踪算法[J]. 数字技术与应用,2021,39(7):87-89.
- [3] 王承赞,王思卿,张龙杰,等. 融合 SVM 的多特征 DSST 目标跟踪算法[J]. 兵工自动化,2021,40(7):39-45,66.
- [4] 谢家阳,王行健,史治国,等. 动态云台摄像机无人机检测与跟踪算法[J]. 智能系统学报,2021,16(5):858-869.
- [5] 谭芳喜,肖世德,周亮君,等. 基于改进 YOLOv3 算法在道路目标检测中的应用[J]. 计算机技术与发展,2021,31(8):118-123.
- [6] 任条娟,陈鹏,陈友荣,等. 基于深度学习的多目标运动轨迹预测算法[J]. 计算机应用研究,2022,39(1):296-302.
- [7] 褚易昇. 目标物品识别与空间定位方法研究[D]. 哈尔滨:哈尔滨工业大学,2020.
- [8] 李彤. 基于双目视觉的机器人目标定位研究[D]. 秦皇岛:燕山大学,2020.
- [9] 余紫娟,白志晨,王佳慧,等. 基于坐标转换的空间定位系统[J]. 科技创新与应用,2020(32):75-77.

收稿日期:2021-09-08